

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-064212

(43)Date of publication of application : 28.02.2002

(51)Int.Cl.

H01L 31/0232
G02B 6/42

(21)Application number : 2000-248611

(71)Applicant : SUMITOMO ELECTRIC IND LTD

(22)Date of filing : 18.08.2000

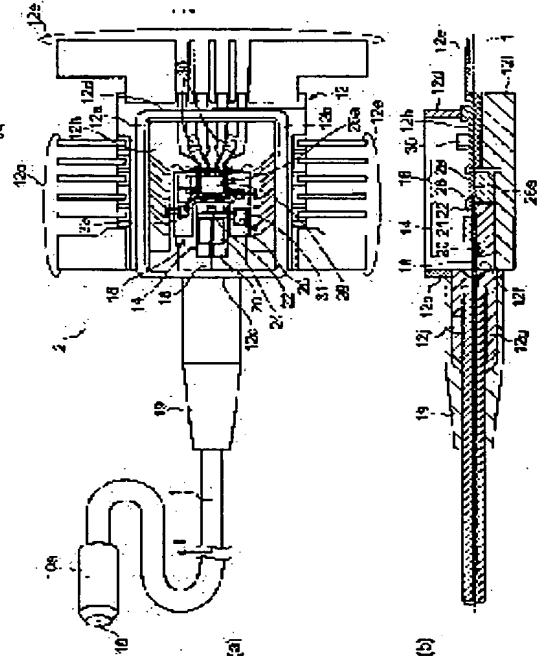
(72)Inventor : FUJIMURA YASUSHI
KIDA YUJI

(54) LIGHT RECEIVING MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a light receiving module which can secure a plateau region without deterioration of data transmission rate.

SOLUTION: An optical fiber retaining trench 32 having a first and a second retaining surfaces 32a, 32b along a prescribed axis is in a first region of an optical fiber mounting board 20. A positioning trench 38 having an abutting surface 38a which is arranged on one end of the optical fiber retaining trench 32 and intersects the prescribed axis is in a second region. A light receiving element mounting part which has a reflecting surface which intersects the prescribed axis and a light introducing path 42 which introduces a light from an optical fiber 18 to the reflecting surface is in a third region. The optical fiber 18 is retained with the retaining surfaces 32a, 32b and positioned with the abutting surface 38a. A semiconductor light receiving element 22 is so arranged that a monolithic lens faces the optical fiber mounting board 20. A semiconductor signal processing element 28 is arranged on a mounting member 26 adjacent to the optical fiber mounting board 20 and processes electric signals from the semiconductor light receiving element 22.



BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-64212

(P2002-64212A)

(43) 公開日 平成14年2月28日 (2002.2.28)

(51) Int.Cl.⁷

識別記号

F I

データポート* (参考)

H 0 1 L 31/0232

G 0 2 B 6/42

2 H 0 3 7

G 0 2 B 6/42

H 0 1 L 31/02

C 5 F 0 8 8

審査請求 未請求 請求項の数10 O L (全 15 頁)

(21) 出願番号 特願2000-248611(P2000-248611)

(22) 出願日 平成12年8月18日 (2000.8.18)

(71) 出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72) 発明者 藤村 康

神奈川県横浜市栄区田谷町1番地 住友電

気工業株式会社横浜製作所内

(72) 発明者 木田 雄次

神奈川県横浜市栄区田谷町1番地 住友電

気工業株式会社横浜製作所内

(74) 代理人 100088155

弁理士 長谷川 芳樹 (外4名)

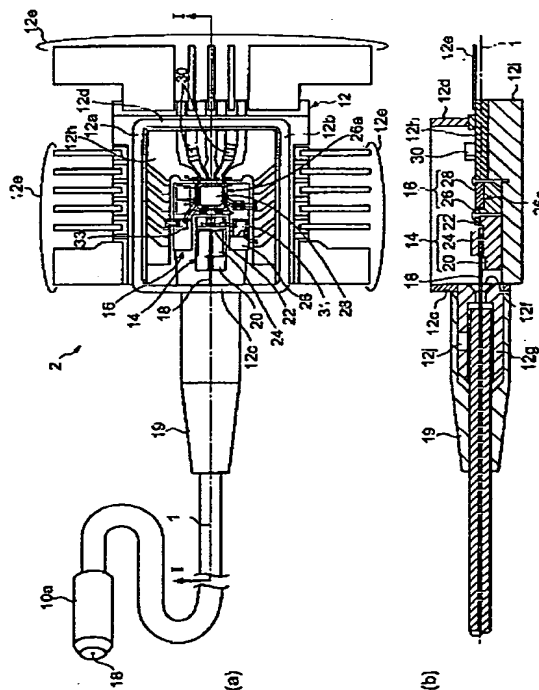
最終頁に続く

(54) 【発明の名称】 光受信モジュール

(57) 【要約】

【課題】データ伝送レートの劣化無しにプラトー領域を確保できる光受信モジュールを提供する。

【解決手段】所定の軸に沿った第1および第2の支持面32a, 32bを持つ光ファイバ支持溝32が光ファイバ搭載基板20の第1の領域にある。光ファイバ支持溝32の一端に設けられ所定の軸と交差する突き当て面38aを有する位置決め溝38が第2の領域にある。所定の軸と交差する反射面とこの反射面に光ファイバ18からの光を導く光導入路42とを有する受光素子実装部が第3の領域にある。光ファイバ18は、支持面32a, 32bに支持され、突き当て面38aにより位置決めされる。半導体受光素子22は、光ファイバ搭載基板20にモノリシックレンズを向けるように配置される。半導体信号処理素子28は、光ファイバ搭載基板20に隣接した搭載部材26上に配置され、半導体受光素子22からの電気信号を処理する。



【特許請求の範囲】

【請求項1】 所定の軸に沿って主面上に設けられた第1、第2および第3の領域を備える光ファイバ搭載基板であって、前記第1の領域には、前記所定の軸方向に沿って伸びる第1および第2の支持面を持つ光ファイバ支持部が設けられ、前記第2の領域には、前記所定の軸と交差する方向に伸びる突き当て面を有し前記光ファイバ支持部の一端に位置決め部が設けられ、前記第3の領域には、前記所定の軸と交差する反射面とこの反射面に前記光ファイバからの光を導くための光導入路とを有する受光素子実装部が設けられた光ファイバ搭載基板と、一端および他端を有し前記光ファイバ支持部の前記第1および第2の支持面に支持されると共に、前記一端が前記突き当て面に突き当てられた光ファイバと、モノリシックレンズが設けられた光入射面と光検出部とを有し、前記光ファイバ搭載基板の前記受光素子実装部に前記光入射面を向けて配置された半導体受光素子と、前記光ファイバ搭載基板に隣接して配置された搭載部材と、前記搭載部材上に配置され、前記半導体受光素子からの信号を処理するための半導体信号処理素子と、を備える光受信モジュール。

【請求項2】 前記搭載部材は、前記光ファイバ搭載基板の熱伝導率より大きな熱伝導率を有する、請求項1に記載の光受信モジュール。

【請求項3】 前記光導入路は、前記モノリシックレンズを収容可能な大きさを有する、請求項1または請求項2に記載の光受信モジュール。

【請求項4】 前記光ファイバを位置決めするための覆い面を有する覆い部材を更に備え、前記光ファイバは、前記第1の領域において、前記覆い部材の覆い面と前記第1および第2の支持面とによって位置決めされている、請求項1から請求項3のいずれかに記載の光受信モジュール。

【請求項5】 前記搭載部材はその主面に設けられた凹部を有し、前記半導体信号処理素子は凹部に配置されている、請求項1から請求項4のいずれかに記載の光受信モジュール。

【請求項6】 前記光ファイバ搭載基板、前記半導体受光素子、前記半導体信号処理素子、および前記搭載部材を収容すると共に、前記光ファイバが導入される導入部を有するパッケージを更に備え、前記光ファイバ搭載基板は、前記パッケージの導入部から導入された前記光ファイバが通過する光ファイバ導入部を有し、前記光ファイバ導入部は、前記パッケージの導入部に面する一辺から前記所定の軸に沿って伸び前記光ファイバ支持部に至る、請求項1から請求項5のいずれかに記載の光受信モジュール。

【請求項7】 前記光ファイバ搭載基板、前記半導体受光素子、前記搭載部材、および前記半導体信号処理素子

を収容するパッケージを更に備え、

前記パッケージは、壁部および端子を有し、

前記搭載部材は、前記光ファイバ搭載基板と前記壁部との間に位置するように設けられ、

前記半導体受光素子は、前記搭載部材上に実装された配線用部材を介して前記端子に電気的に接続されている、請求項1から請求項5のいずれかに記載の光受信モジュール。

【請求項8】 前記光ファイバ、前記半導体受光素子、前記半導体信号処理素子は、この順に所定の軸に沿って配置され、

前記半導体受光素子は、前記半導体信号処理素子の一辺に面して配置されている、請求項1から請求項7のいずれかに記載の光受信モジュール。

【請求項9】 前記パッケージに固定され前記光ファイバを支持するフェルールを更に備える請求項1から請求項8のいずれかに記載の光受信モジュール。

【請求項10】 光ファイバと、前記光ファイバに光学的に結合された半導体受光素子とを搭載する光ファイバ搭載基板と、

前記半導体受光素子に電気的に接続された半導体信号処理素子を搭載する搭載部材と、

前記光ファイバ搭載基板、前記半導体受光素子、前記搭載部材、および前記半導体信号処理素子を収容すると共に、壁部および端子を有するパッケージと、を備え、前記光ファイバ搭載基板および前記搭載部材は、前記半導体信号処理素子の一辺が前記半導体受光素子の一辺に対面するように配置され、

前記搭載部材は、前記光ファイバ搭載基板と前記壁部との間に位置するように設けられ、前記搭載部材を經由して、前記半導体受光素子は前記端子に電気的に接続されている、光受信モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光受信モジュールに関する。

【0002】

【従来の技術】従来の光受信モジュールには、以下の2つのタイプが考えられる。その1つタイプは、導波路型の半導体受光素子を用いる光受信モジュールであり、他方のタイプは、面受光型の半導体受光素子を用いる光受信モジュールである。

【0003】

【発明が解決しようとする課題】前者のタイプでは、光ファイバ、および導波路型半導体受光素子が一直線上に配置される。このため、光信号の方向と、電気信号の方向が一致している。光ファイバの端面は導波路型半導体受光素子の一端面と光学的に結合される。このタイプでは、その性能が光ファイバと導波路型受光素子との調芯に敏感であり、このため、この両者の位置決めを高精度

で行う必要がある。

【0004】後者のタイプでは、光ファイバの端面は、面受光型半導体受光素子の受光面と光学的に結合される。しかしながら、この形態では、光ファイバの一端が、面受光型半導体受光素子の光検出面と対面している。一方、一般には受光素子は、他の電子素子とボンディングワイヤを介して接続できるように、その電子素子と一平面に配置されている。このため、光信号が進む方向と、電気信号が進む方向と一致していない。このような構造は、光受信モジュールに適用し易い形態とは言い難い。

【0005】また、上記の形態を避けるためには、以下のような構造が考えられる。例えば、面受光型半導体受光素子が直方体形状のサブマウントの一側面に配置されていると共に、他の電子素子とそのサブマウントの上面に配置されている光受信モジュールがある。両素子は、サブマウントの上面から側面に伸びる導電層を介して接続されている。この構造は、光ファイバ、面受光型半導体受光素子、および他の電子素子が一直線に沿って配置される構造を有するけれども複雑である。

【0006】あるいは、面受光型半導体受光素子および他の電子素子をサブマウントの上面に配置すると共に、光ファイバの一端部からの光が凹面鏡を介して面受光型受光素子の受光面に導かれる光受信モジュールが知られている。この構造によれば、光ファイバ、面受光型半導体受光素子、および他の電子素子が一直線に沿って配置される。しかしながら、光ファイバを面受光型受光素子と光学的に結合するために凹面鏡といった部品が必要とされる。

【0007】上記によれば、いずれの形態も、光受信モジュールの構造は複雑である。また、光ファイバと受光素子との間の位置合わせに対するトレランスが小さい。つまり、光ファイバと受光素子との位置合わせを変化させたときに、光ファイバと受光素子との結合効率が実質的に変動しない範囲(プラトー領域ともいう)が小さいのである。

【0008】また、光受信モジュールでは、光ファイバと受光素子との間にレンズが設けられる。レンズを配置すれば光ファイバと受光素子との間の光学的な結合を高めることができる。しかしながら、レンズのために新たな位置合わせが必要となる。

【0009】このような問題点と併せて解決が望まれている課題として、高速な動作が可能な光受信モジュールが求められている。例えば、最近では、光受信モジュールに対して、約10Gbps程度の伝送を行うことが求められている。

【0010】そこで、本発明の目的は、データ伝送レートを劣化させることなく、光ファイバと受光素子との結合効率を確保することが可能な光受信モジュールを提供することとした。

【0011】

【課題を解決するための手段】本発明に係わる光受信モジュールは、光ファイバ搭載基板と、光ファイバと、半導体受光素子と、搭載部材と、半導体信号処理素子とを備える。

【0012】光ファイバ搭載基板は、所定の軸に沿って主面上に設けられた第1、第2および第3の領域を有する。この光ファイバ搭載基板の第1の領域には、光ファイバ支持部が設けられ、光ファイバ支持部は、所定の軸方向に沿って伸び第1および第2の支持面を持つ。第2の領域には、位置決め部が設けられ、位置決め部は、光ファイバ支持部の一端に設けられ所定の軸と交差する突き当て面を有する。第3の領域には、受光素子実装部が設けられ、受光素子実装部は、所定の軸と交差する反射面とこの反射面に光ファイバからの光を導くための光導入路とを有する。光ファイバは、第1および第2の支持面に支持されると共に、その一端が突き当て面に突き当てられ位置決めされる。半導体受光素子は、モノリシックレンズが設けられた光入射面と光検出部とを有し、光ファイバ搭載基板の受光素子実装部に光入射面を対面させた状態で配置されている。半導体信号処理素子は、光ファイバ搭載基板に隣接して配置されている搭載部材上に配置される。

【0013】光ファイバは、光ファイバ支持部に支持された状態で、その一端が突き当て面に突き当てられている。これによって、光ファイバは光ファイバ搭載基板に対して位置決めされる。また、半導体受光素子は、光ファイバ搭載基板に対して位置決めされた状態で受光素子実装部に配置されている。これらにより、光ファイバおよび半導体受光素子の位置合わせ精度が確保される。加えて、半導体受光素子は、光入射面にモノリシックレンズを備えるので、光検出部とモノリシックレンズとの相対的な位置精度が確保されている。したがって、光ファイバからの光は、光ファイバ搭載基板に設けられた反射面に反射された後に、半導体受光素子のモノリシックレンズを介して光検出部に到達する。

【0014】また、半導体信号処理素子が、光ファイバ搭載基板に隣接している搭載部材上に配置されているので、半導体受光素子と半導体信号処理素子との電気的な接続長を短縮できる。

【0015】本発明に係わる光受信モジュールでは、半導体受光素子の光検出部は、反射面およびモノリシックレンズを介して光ファイバの一端と光学的に結合されると共に、モノリシックレンズによって集光された光を受けるために必要な光検出領域を有する。つまり、光検出部の位置は、モノリシックレンズとの位置関係だけでなく、光ファイバ搭載基板上に配置された光ファイバの一端の位置および光ファイバ搭載基板上に設けられた反射面の位置とも関連づけられる。

【0016】また、光ファイバから出た光はモノリシッ

クレンズにより光検出部に集光される。このため、所定の光量を確保するために必要な光検出領域の面積が縮小される。このため、光検出部のキャパシタンスを低減できる。

【0017】本発明に係わる光受信モジュールでは、光ファイバ、半導体受光素子、半導体信号処理素子は、この順に所定の軸に沿って配置されている。これによって、光受信モジュールにおいて、光ファイバおよび半導体受光素子との間の光学的な結合だけでなく、半導体受光素子および半導体信号処理素子との間の電気的な接続長が短縮される。

【0018】本発明に係わる光受信モジュールでは、光導入路は、モノリシッククレンズを収容可能な大きさ、例えば幅および長さを有する。これによって、受光半導体素子が受光素子実装部に配置されると、光入射面に配置された凸部であるモノリシッククレンズが光導入路に収まる。

【0019】本発明に係わる光受信モジュールでは、搭載部材は、光ファイバ搭載基板の熱伝導率より大きい。これによって、半導体信号処理素子において発生した熱が光受信モジュール外へ効率的に伝搬される。また、搭載部材を光ファイバ搭載基板と別個の部材にしたので、この熱は、受光素子および光ファイバに直接的に伝搬しない。

【0020】本発明に係わる光受信モジュールでは、搭載部材上に配置された半導体信号処理素子の高さは、光ファイバ搭載基板上に配置された半導体受光素子の高さに対して位置決めされている。これによって、半導体信号処理素子と半導体受光素子とを電気的に接続する際の接続経路、例えばボンディングワイヤの長さが短縮される。

【0021】本発明に係わる光受信モジュールでは、光ファイバ搭載基板の主面上には、半導体受光素子が配置される位置を規定するための位置決め手段を有する。位置決め手段としては、光ファイバ搭載基板の主面上に設けられた1またはそれ以上の凹部が例示される。

【0022】本発明に係わる光受信モジュールは、第1および第2の支持面と協同して光ファイバを位置決めするための覆い面を有する覆い部材を更に備えることができる。これによって、光ファイバは、覆い部材の覆い面と第1および第2の支持面とによって位置決めされている。

【0023】本発明に係わる光受信モジュールは、光ファイバ搭載基板、半導体受光素子、半導体信号処理素子、および搭載部材を収容すると共に、光ファイバが導入される導入部を有するパッケージを更に備える。

【0024】このような光受信モジュールでは、光ファイバ搭載基板は、パッケージの導入部から導入された光ファイバが通過する光ファイバ導入部を有する。光ファイバ導入部は、パッケージの導入部に面する一辺から所

定の軸に沿って伸び光ファイバ支持部に繋がる。光ファイバ導入軸に沿ってパッケージ内に導かれた光ファイバは、光ファイバ導入部を通過した後に光ファイバ搭載基板上の光ファイバ支持部に至る。この光ファイバ導入軸と、光ファイバ搭載基板の光ファイバ支持部の軸との間にミスマッチがあると、パッケージと光ファイバ搭載基板との間で光ファイバが屈曲する。光ファイバ導入部は、パッケージの導入部と光ファイバ搭載基板の光ファイバ支持部との間にあって、ミスマッチを補償するための領域として利用可能である。

【0025】本発明に係わる光受信モジュールでは、光ファイバ導入部は、所定の軸に沿って伸び光ファイバが通過する凹部を規定する第1および第2の面を備える。また、光ファイバ導入部は、光ファイバ支持部と繋がる端部にテーパ領域を有する。テーパ領域は、光ファイバ支持部の第1および第2の支持面と、光ファイバ導入部の第1および第2の面との間にそれぞれ配置された第1および第2のテーパ面を備える。第1および第2のテーパ面と第1および第2の支持面との成す角度は鈍角となる。

【0026】本発明に係わる光受信モジュールでは、搭載部材は、凹部が設けられた主面を有し、この凹部に半導体信号処理素子が配置されている。凹部は、半導体信号処理素子の高さを、半導体受光素子との高さに合わせて調整するために役立つ。搭載部材の主面上には、半導体受動素子だけでなく、半導体信号処理素子と半導体受光素子との配線のための配線用部材も配置できる。

【0027】本発明に係わる光受信モジュールでは、光ファイバ搭載基板、半導体受光素子、搭載部材、および半導体信号処理素子を収容するパッケージを更に備える。このパッケージは、壁部および端子を有する。搭載部材は、光ファイバ搭載基板と壁部との間に位置するように設けられている。半導体受光素子は、搭載部材上に実装された配線用部材を介して端子に電気的に接続されている。

【0028】本発明に係わる光受信モジュールでは、光ファイバ、半導体受光素子、半導体信号処理素子は、この順に所定の軸に沿って配置されている。半導体受光素子は、半導体信号処理素子の一边に面して配置されている。光信号は光ファイバから半導体受光素子へ伝搬し、電気信号は半導体受光素子から半導体信号処理素子に伝搬するので、この配置によれば、光信号および電気信号が伝搬する経路を短縮可能である。

【0029】本発明に係わる光受信モジュールでは、パッケージに固定され光ファイバを支持するフェルールを更に備える。例えば、光ファイバの他端は、フェルールの一端部に位置している。

【0030】本発明に係わる光受信モジュールは、光ファイバ搭載基板と、搭載部材と、パッケージとを備える。光ファイバ搭載基板は、光ファイバと、光ファイバ

に光学的に結合された半導体受光素子とを搭載する。搭載部材は、半導体受光素子に電氣的に接続された半導体信号処理素子を搭載する。パッケージは、光ファイバ搭載基板、半導体受光素子、搭載部材、および半導体信号処理素子を収容すると共に、壁部および端子を有す。光ファイバ搭載基板および搭載部材は、半導体信号処理素子の一边が半導体受光素子の一边に対面するように配置されている。搭載部材は、光ファイバ搭載基板と壁部との間に位置するように設けられている。半導体受光素子は、搭載部材を経由して端子に電氣的に接続されている。

【0031】この形態により、光ファイバと半導体受光素子との間の光学的に結合を確保する一方で、半導体受光素子と半導体信号処理素子との間の電氣的な接続経路、並びに半導体受光素子と端子との間の電氣的な接続経路、を短縮可能になる。

【0032】

【発明の実施の形態】本発明の上記の目的および他の目的、特徴、並びに利点は、添付図面を参照して進められる本発明の好適な実施の形態の以下の詳細な記述からより容易に明らかになる。可能な場合には、同一の部分には同一の符号を付して重複する説明を省略する。

【0033】図1(a)、図1(b)および図2を参照しながら、第1の実施の形態に係わるピグテール型光受信モジュールを説明する。この光受信モジュール2は、光結合デバイス10aと、パッケージ12といったハウジングと、受光素子アセンブリ14と、信号処理素子アセンブリ16と、光ファイバ18とを備える。

【0034】光結合デバイス10aは、光ファイバ18の他端に接続されている。光結合デバイス10aとしては、例えば、光ファイバ18の一端に接続された光コネクタまたは光ファイバ18の他端に接続されたフェルルがある。

【0035】パッケージ12は、所定に軸に沿って伸びる第1および第2の側壁12a、12bと、光ファイバを受け入れる導入壁12cと、導入壁と対向する第3の側壁12dとを有する。パッケージ12としては、バタフライ型パッケージが例示される。第1～第3の側壁12a、12b、12dには、それぞれ複数の端子12eが設けられている。導入壁12cには、光ファイバを受け入れるための光ファイバ導入孔12fが設けられている。光ファイバ導入壁12cの外側には、導入孔12fの位置に合わせて、ガイド部12gが所定の軸に沿って突出している。ガイド部12gには、その一端から他端に向けて光ファイバを挿入可能な光ファイバ挿入孔(この孔が伸びる方向を光ファイバ導入軸という)が設けられている。光ファイバ18は、光ファイバ挿入孔に挿入され、導入孔12fを介してパッケージ内部に到達する。ガイド部12gには、光ファイバ挿入孔に至る貫通孔12jが設けられている。ガイド部12gに光ファイ

バ18を挿入した後に、この貫通孔12jから樹脂を導入して、光ファイバ18をガイド部12gに固定する。ガイド部12gの外周はゴムブーツ19といった保護部材で覆れているので、ガイド部12gの端部において光ファイバ18に加わる外力を低減できる。

【0036】パッケージ12の底部12iには、受光素子アセンブリ14および信号処理素子アセンブリ16が所定の軸1に沿って配置されている。底部12iの材料には、例えばCuWを使用することができる。

【0037】受光素子アセンブリ14は、光ファイバ搭載基板20と、半導体受光素子22とを備える。光ファイバ搭載基板20の主面上には、半導体受光素子22が配置されている。光ファイバ搭載基板20の主面の高さは、受光素子アセンブリ14がパッケージ12に配置されたときに、光ファイバ挿入軸の高さと位置合わせされている。この位置合わせにより、光ファイバ18の高さは、光ファイバ搭載基板20の主面の高さとほぼ一致する。このため、パッケージ12内に導入された光ファイバ18は、不要な屈曲することなく受光素子アセンブリ14に到達する。光ファイバ18が、光ファイバ搭載基板20上において位置決めされた後に、覆い部材24により固定される。信号処理素子アセンブリ16は、搭載部材26および半導体信号処理素子28を含む。半導体信号処理素子28は、搭載部材26上に配置されている。

【0038】信号処理素子アセンブリ16は、搭載部材26と、半導体信号処理素子28と、抵抗およびコンデンサといった受動素子31とを備える。半導体信号処理素子28の素子面の高さは、光ファイバ搭載基板20の主面上に配置された半導体受光素子22の上面の高さと関連付けられている。これを実現するために、必要な場合には、半導体信号処理素子28は、搭載部材26の凹部(図1(b)の26a)に配置されている。半導体信号処理素子28の高さは、この凹部の深さに応じて調整される。この調整によって、半導体信号処理素子28と半導体受光素子22とのボンディングワイヤ長を短縮することができる。

【0039】さらに、パッケージ12は、配線基板12hを備える。配線基板12hの配線面を介して、端子12eと半導体受光素子22および半導体信号処理素子28との間を電氣的に接続するための配線用部材33が搭載部材26上に配置されている。このため、配線基板12hは、端子12eが設けられている側壁12a、12b、12dに沿って設けられている。具体的には、配線基板12hは、第1～第3の領域からなる。第1および第2の領域は、光ファイバ搭載基板20と側壁12a、12bの各々との間に所定の軸に沿って設けられている。第3の領域は、第1および第2の領域を繋ぐようにこれらの間に挟まれて、また光ファイバ搭載基板20と側壁12dとの間に所定の軸と交差する方向に沿って伸

びる。このため、配線基板12hは、受光素子アセンブリ14および信号処理素子アセンブリ16に複数の辺(図1(b)の例では三辺)に面している。

【0040】また、配線基板12hの配線面の高さは、搭載部材26の主面の高さに関連づけられている。これによって、半導体信号処理素子28および搭載部材26と配線基板12hとのボンディングワイヤ長を短縮することができる。また、搭載部材26の主面の高さは、光ファイバ搭載基板20の主面に関連づけられている。これによって、半導体受光素子22の電極が搭載部材26を介して配線基板12hに接続される場合にも、光ファイバ搭載基板20と搭載部材26とを結ぶボンディングワイヤ長を短縮できる。好適な実施例では、配線基板12hの配線面、半導体信号処理素子28の上面、および半導体受光素子24の上面のそれぞれの高さは、幅2mmの範囲に含まれる。加えて、配線基板12h、半導体信号処理素子28、および半導体受光素子22を搭載部材26上の導電層を介して接続することによって、ボンディングワイヤ長を1mm以下にまで短縮した。

【0041】次いで、搭載部材26を説明する。搭載部材26は、第1～第3の部分からなる。第1および第2の部分は、光ファイバ搭載基板20と側壁12a、12bの各々との間に所定の軸に沿って配置される腕部であることができる。第3の部分は、第1および第2の部分を結合するように設けられ、また光ファイバ搭載基板20と側壁12dとの間において所定の軸と交差する方向に沿って設けられている素子搭載部であることができる。このため、搭載部材26と、光ファイバ搭載基板20とが対面する辺が増加する。これによって、これらの辺において相互の電気的な接続を行えば、ワイヤ長が短縮される。また、搭載部材26は、端子12eが設けられている側壁12a、12b、12dに沿って配置される。搭載部材26は、素子搭載部に凹部を有し、この凹部には、半導体信号処理素子28が配置される。

【0042】好適な実施例では、搭載部材26は、CuWといった熱伝導性に優れた金属材料で形成される。加えて、パッケージ12の底部12iにもCuWといった熱伝導性に優れた金属材料を採用すれば、半導体信号処理素子28で発生した熱をパッケージ外へ放散できる。また、第3の部分には、半導体信号処理素子28が配置され、第1および第2の部分には、受動素子31または配線用部材33が配置される。このような搭載部材26によって、半導体信号処理素子28と半導体受光素子22とを近接して配置できるので、これら素子を接続するボンディングワイヤ長を短縮できる。

【0043】10Gbp/s程度またはそれ以上の伝送速度では、ワイヤによって生じるインダクタンスも無視することができない。ワイヤ直径25 μ mの場合、長さ1mmでは0.8nH程度のインダクタンスを有する。この場合、インピーダンス値は、7.5GHzの周波数

では、37.7 Ω 程度となる。また、フォトダイオードまたは集積回路の入力部にはサブpF程度のキャパシタンスが存在する。例えば、キャパシタンスを0.3pFと見積もると、このキャパシタンスおよび1mm長のワイヤによる共振周波数は10.3GHzとなり、1.9nHのインダクタンスでは共振周波数が6.7GHzとなる。このため、10Gbp/s程度またはそれ以上の伝送速度の光受信モジュールでは、ワイヤ長が1mmを越えないようにする必要がある。このためには、光ファイバ導入軸を含む平面に対して ± 1 mm以内に収まるように、半導体受光素子22、半導体信号処理素子28、配線基板12hの高さが規定される。

【0044】図3は、光受信モジュール2の等価回路を示す。半導体受光素子22、例えばフォトダイオードのアノードが、半導体信号処理素子28、例えばプリアンプの入力に接続されている。プリアンプは、入力に受けた信号を増幅すると共に、差動信号に変換された一対の信号を提供する。このような形態では、半導体受光素子22からの微小信号は、近接して配置された半導体信号処理素子28に増幅されると共に差動信号に変換された後に、光受信モジュールの端子12eに与えられる。

【0045】図4(a)～図4(c)は、本実施の形態に適用可能な半導体受光素子22a～22cを示す。図4(a)～図4(c)に示された半導体受光素子のいずれも裏面入射型pin受光素子である。

【0046】図4(a)を参照すると、半導体受光素子22aは、Sドーパ n^+ 型InP基板100と、この基板100の主面上に順に配置されたi型InP半導体層102、i型InGaAs半導体層104、i型InP半導体層106、Znドーパ p^+ 型半導体領域108aおよび p^+ 型半導体領域108bとを備える。 p^+ 型半導体領域108aおよび p^+ 型半導体領域108bは、i型InP半導体層106およびi型InGaAs半導体層104内に形成されている。 p^+ 型半導体領域108aは、軸A1によって規定される位置に配置されている。 p^+ 型半導体領域108aは光検出部として働き、 p^+ 型半導体領域108bは、 p^+ 型半導体領域108aを囲んで形成され、光検出部の外側に入射した光によって生成されたキャリアを速やかに消失させるキャリア捕獲部として働く。 p^+ 型半導体領域108aには、アノード電極110が設けられる。基板100の主面に対向する裏面には、中心軸(光軸)A2を持つモノリシックレンズ114が形成されている。モノリシックレンズ114の周囲を囲むようにカソード電極112が設けられている。

【0047】図4(b)を参照すると、半導体受光素子22bは、Feドーパ半絶縁性InP基板120と、この基板120の主面上に順に配置されたSドーパ n^+ 型InP半導体層122、i型InP半導体層124、i型InGaAs半導体層126、i型InP半導体層12

8、およびZnドープp⁺型半導体領域130、132とを備える。半導体領域132は、半導体領域130を囲んでいる。p⁺型半導体領域130、132は、i型InP半導体層128およびi型InPGaAs半導体層126内に形成されている。p⁺型半導体領域130は、軸A1によって規定される位置に配置されている。p⁺型半導体領域130は光検出部として働く。p⁺型半導体領域130には、アノード電極134が設けられる。一方、n⁺型半導体領域132は、p⁺型半導体領域130を囲んで形成され、電荷捕獲領域として働く。InP半導体層128上には、カソード電極135が設けられる。基板120の主面に対向する裏面には、中心軸(光軸)A2を持つモノリシックレンズ138が形成されている。モノリシックレンズ138の周囲を囲むようにメタライズ層136が設けられている。このような素子22bでは、Feドープ半絶縁性基板を用いるので、基板中の吸収損失が小さい。

【0048】図4(c)を参照すると、メサ型半導体受光素子22cは、Feドープ半絶縁性InP基板140と、この基板140の主面上に順に配置されたSドープn⁺型InP半導体層142、i型InGaAs半導体層144、Znドープp⁺型InGaAs半導体層146、および高濃度にZnドープp⁺型InGaAs半導体領域148とを備える。i型InGaAs半導体層144、Znドープp⁺型InGaAs半導体層146、および、i型InGaAs半導体領域148は、軸A1によって規定される位置に配置されている。i型InGaAs半導体層144、Znドープp⁺型InGaAs半導体層146、および、p⁺型InGaAs半導体領域148は光検出部として働く。p⁺型InGaAs半導体領域148には、アノード電極152が設けられる。一方、n⁺型InP半導体層142は、カソード引き出し領域として働く。n⁺型InP半導体領域142上には、カソード電極154が設けられる。基板140の主面に対向する裏面には、中心軸(光軸)A2を持つモノリシックレンズ158が形成されている。モノリシックレンズ158の周囲を囲むようにメタライズ層156が設けられている。

【0049】半導体受光素子の上面には金属膜が設けられている。半導体受光素子に入射した光は、光吸収領域で吸収しきれずに透過しこの金属膜に反射されると、再度、光吸収領域(104、126、144、146、148)を通過するので吸収される。

【0050】図5(a)～図5(c)を参照しながら、光ファイバ搭載基板20を説明する。光ファイバ搭載基板20は、所定に軸に沿って第1～第3の領域20a、20b、20cを備える。第1の領域20aには、所定の軸に沿って光ファイバ支持溝32が形成されている。光ファイバ支持溝32は、光ファイバの側面を支持することが可能な2つの光ファイバ支持面32a、32bを備

える。

【0051】第1の領域20aは、また、所定の軸に沿って伸びる光ファイバ導入溝34を有する。光ファイバ導入溝34は、光ファイバ搭載基板20の一辺から光ファイバ支持溝32に向けて伸びる。光ファイバ導入溝34も、光ファイバ支持溝32と同様に、2つの構成面34a、34bを備えるけれども、光ファイバ支持溝32よりも深い。光ファイバ導入溝34は、光ファイバ支持溝32との接続部分において、テーパ領域36を備える。テーパ領域36は、光ファイバ支持面32a、32bと構成面34a、34bとの間をそれぞれ接続するテーパ面36a、36bを有する。光ファイバ支持溝32は、所定の軸と交差する方向に関する光ファイバの位置を規定する。

【0052】第2の領域20bには、所定の軸と交差する方向に伸びる位置決め溝38を有する。位置決め溝38は、所定の軸に交差する方向に伸びる突き当て面38aを有する。光ファイバ支持溝32に配置された光ファイバの一端が突き当て面38aに突き当てられることによって、所定の軸の方向に関して、光ファイバの配置位置が決定される。このため、光ファイバの調芯が必要ない。光ファイバを覆うように光ファイバ搭載基板20上に覆い部材24を配置すると、光ファイバが固定される。

【0053】第3の領域20cには、受光素子実装部が設けられている。受光素子実装部は、所定の軸と交差する反射面40と、反射面40から位置決め溝38まで所定の軸に沿って伸びる光導入路42とを有する。光導入路42は、光ファイバ支持溝32に配置された光ファイバの一端から反射面40への光路を提供するための溝である。受光素子実装部には、半導体受光素子22のカソードおよびアノードの一方のための電極46が設けられている。受光素子実装部には、また、所定の軸と交差する方向に伸びる傾斜面(参照番号40に対応する)を有する溝48が形成されている。この傾斜面を反射面として利用すると、反射面40の幅が光導入路42の幅より広くなる。故に、光導入路42の端部に形成される斜面を反射面として利用する場合に比べて、反射面の面積を大きくできる。一方、溝48が無い場合には、光導入路42を構成する2側面が、光導入路42の端部に位置する斜面に隣接する面となる。このとき、光ファイバから出射された光は、これらの側面によって反射される。

【0054】また、第3の領域には、半導体受光素子22の搭載位置を規定するための複数の位置決めマーカ44が設けられている。位置決めマーカ44が、光ファイバ支持溝32、反射面40、および光導入路42と同一の製造工程で形成されるとき、光ファイバ18と半導体受光素子22との位置決め精度が改善される。

【0055】好適な実施例では、光ファイバ搭載基板20はシリコン基板で形成される。このとき、エッチング

によって、光ファイバ支持溝32、光ファイバ導入溝34、反射面40、位置決めマーカ44および光導入路42を同時に形成できる。また、光ファイバ支持溝32および光ファイバ導入溝34は、V溝または台形溝である。

【0056】図6は、光ファイバ18および半導体受光素子22を光ファイバ搭載基板20上に搭載した際の模式図である。光ファイバ18は、光ファイバ支持溝32および突き当て面38aにより位置決めされる。この光ファイバ18の一端から放出された光は、光導入路42を通過する。所定に軸1上を進む光Bは、反射面40で反射される。この反射光Cは、モノリシックレンズ23aを通過して光検出部23bに到達する。

【0057】光ファイバ18及び半導体受光素子22は、光ファイバ18からの光がモノリシックレンズの中心近傍を通過するように、反射面40に関して位置決めされることが好ましい。これによって、モノリシックレンズ23aの曲率半径におけるばらつきに対する許容度が増す。この曲率半径は、光検出部23bの光検出領域の面積と関連づけて決定されている。なぜなら、光検出領域が小さくできれば、高速動作に関して有利であるからである。発明者の見積によれば10Gbps程度の伝送速度を実現するためには、光検出部の直径は約70 μ m以下であることが必要であり、キャパシタンス値は約0.42pF以下である。

【0058】また、モノリシックレンズ23aの焦点距離が長い場合には、受光素子厚が厚くなる。曲率半径が大きい場合には、曲率半径のばらつきに対する許容度が小さくなり、また受光素子厚を薄くなるので受光素子の機械的な強度が弱くなる。

【0059】図7(a)～図7(d)および図8は、モノリシックレンズの曲率半径Rを変更した際に、位置合わせ誤差に対する結合効率の変動について実験した結果を示す。図7(a)～図7(d)に示された特性は、実用上、満足できるが、図8に示された特性は、必ずしも満足できるものではない。これらの図面において、「lens」は、光ファイバから出射した光がレンズに入射するときの結合効率のトレランス曲線を示し、「dia20 μ m」は、光ファイバから出射した光が直径20 μ mの光検知部領域にレンズを介して入射するときの結合効率のトレランス曲線を示し、「dia30 μ m」は、光ファイバから出射した光が直径30 μ mの光検知部領域にレンズを介して入射するときの結合効率のトレランス曲線を示す。これらの実験結果によれば、ある範囲の曲率半径を選択することによって、広いプラトー領域を確保することが可能な光受信モジュールが得られる。

【0060】図7(a)～図7(d)および図8におけるD、R、Zに関しては、図6に示されるように、光ファイバ18、反射面40および半導体受光素子22からなる光学系において、モノリシックレンズの直径をDと

し、モノリシックレンズの曲率半径をRとし、および光ファイバの一端と光ファイバ搭載基板20の反射面40との距離をZとする。Z軸は、光ファイバ18が伸びる方向に取られ、X軸は位置決め溝38が伸びる方向に取られる。D=120 μ mおよびZ=322 μ mであるとき、曲率半径R=100 μ mから130 μ mの範囲で、X軸に関して $\pm 30\mu$ mのプラトー領域が確保され、またZ軸に関して $\pm 30\mu$ mのプラトー領域が確保された。発明者は、実用的な結合効率は90%以上であると考えている。

【0061】ついで、図9(a)から図9(d)を参照しながら、光受信モジュール2aの組立について説明する。

【0062】まず、パッケージ12、受光素子アセンブリ14および信号処理素子アセンブリ16を準備する(図9(a))。受光素子アセンブリ14では、既に、光ファイバ搭載基板20上に半導体受光素子22が配置され、半導体受光素子22は光ファイバ搭載基板20上の電極と接続されている。信号処理素子アセンブリ16では、既に、半導体信号処理素子28および受動素子31が搭載部材26上に配置され、これらの素子は互いに電氣的に接続され、また配線用部材33も搭載部材26上に配置されている。

【0063】次いで、受光素子アセンブリ14および信号処理素子アセンブリ16をパッケージ12の底部12i上に配置する(図9(b))。受光素子アセンブリ14は、光ファイバ導入孔12fに対して位置決めされている。信号処理素子アセンブリ16は、受光素子アセンブリ14に対して位置決めされる。半導体受光素子22および半導体信号処理素子28は、搭載部材26、受動部品31および配線用部材33を介して、または直接に、配線基板12hと接続されている。

【0064】光ファイバ18、ゴムブーツ19、および覆い部材24を準備する(図9(c))。

【0065】続いて、ガイド部12gおよび光ファイバ導入孔12fを通してパッケージ12内に光ファイバ18を導入する。導入された光ファイバ18は、光ファイバ搭載基板20の光ファイバ支持溝32に配置される。さらに、所定の軸1に沿って光ファイバ18を移動させ、光ファイバ18の一端を位置決め溝38の突き当て面38aに突き当てる。これにより、光ファイバ18の位置決めが完了する。この位置決めが完了した後に、覆い部材24を用いて光ファイバ18を光ファイバ搭載基板20に固定する。この後に、ガイド部12gをゴムブーツ19で覆う(図9(d))。

【0066】最後に、蓋部材(図示せず)でパッケージ12の開口部を覆う。これによって光受信モジュール2が完成した。

【0067】図10(a)、図10(b)および図11を参照しながら、第2の実施の形態に係わる光受信モジュールを説明する。

【0068】光受信モジュール4は、光結合デバイス10b、パッケージ12と、受光素子アセンブリ14と、信号処理素子アセンブリ16と、光ファイバ18とを備える。

【0069】パッケージ12は、ガイド12gの代わりにヘッド部13を備える。ヘッド部13は、所定に軸1に沿って伸びるフェルールガイド孔13f及び光ファイバ通過孔13gを備える。フェルールガイド孔13fには、フェルール10bが挿入されている。フェルール10bの一端には、光ファイバ18に端部が現れている。

【0070】また、ヘッド部13は、フェルール10bを挟む一对の側面にガイド突起13aとラッチ突起13bを備える。ガイド突起13aは、所定の軸1に沿って伸びるように設けられ、またラッチ突起13bは、ガイド突起13aの一端に配置され、所定の軸1と交差する方向に伸びる。

【0071】ガイド突起13aとラッチ突起13bによって、光受信モジュール4と接続される光学デバイス(図示せず)がヘッド部13に容易に詰め合わせることができる。例えば、光コネクタといった光結合デバイスに光受信モジュール4を詰め合わせるに際して、この光結合デバイスの詰め合わせ部をガイド突起13aに位置合わせする。この位置合わせを容易にするために、ガイド突起13aの他端にはテーパ面13cが設けられている。光結合デバイスをガイド突起13aに沿って移動すると、光結合デバイスの詰め合わせ部がラッチ突起13bに突き当たる。光結合デバイスに詰め合わせ部がラッチ突起13bを乗り越え、ラッチが完了する。このラッチを容易にするために、ラッチ突起13bの側面には、テーパ面13dが設けられている。

【0072】図12(a)および図12(b)を参照しながら、第3の実施の形態に係わる光受信モジュールを説明する。この光受信モジュール4は、これまでの実施の形態の受光素子アセンブリ14と異なる受光素子アセンブリ11を備える。

【0073】この光受信モジュール6は、封止用樹脂部50と、リード52b、52cおよびアイランド52aを含む組立部材51と、受光素子アセンブリ11と、信号処理素子アセンブリ16と、光ファイバ18とを備える。本実施の形態では、受光素子アセンブリ11は、フェルール10cと、光ファイバ搭載基板21と、半導体受光素子22と、覆い部材24とを備える。

【0074】光受信モジュール6では、受光素子アセンブリ11および信号処理素子アセンブリ16は、組立部材51のアイランド52a上に所定に軸1に沿って搭載されている。また、受光素子アセンブリ11および信号処理素子アセンブリ16は、組立部材51のインナリード52bにボンディングワイヤを介して電氣的に接続されている。

【0075】封止用樹脂部50は、ヘッド樹脂部15お

よび本体樹脂部17からなる。ヘッド樹脂部15および本体樹脂部11は、フェルール10c、アイランド52a上に配置された受光素子アセンブリ17、および信号処理素子アセンブリ16を封止する。本体樹脂部17の側面には、複数のリードピン52cが配列されている。外部リードピン52cは、樹脂本体部17にある内部リードピン52bを介して半導体受光素子22および半導体信号処理素子28と電氣的に接続されている。

【0076】特に、樹脂ヘッド部15は、所定の軸1に沿って伸びるようにフェルール10cを保持する。フェルール10cの一端には、光ファイバ18の一端が現れている。また、樹脂ヘッド部15は、フェルール10cを挟む一对の側面にガイド突起15aとラッチ突起15bを備える。ガイド突起15a、ラッチ突起15b、およびテーパ面15c、15dは、これに限定されるものではないが、第2の実施の形態におけるヘッド部13のガイド突起13a、ラッチ突起13b、およびテーパ面13c、13dに対応する。

【0077】図13(a)に示されるように、受光素子アセンブリ11は、光ファイバ搭載基板21を有する。光ファイバ搭載基板21は、第1〜第3の領域21a〜21cを有する。光ファイバ搭載基板21の第2および第3の領域21b、21cは、これに限定されるものではないが、光ファイバ搭載基板20の第2および第3の領域20b、20cと同じ構造を備えることができる。光ファイバ搭載基板21の第1の領域21aは、所定の軸1に沿って伸びる光ファイバ支持溝54、光ファイバ導入溝56およびフェルール支持溝(フェルール支持部)58を有する。フェルール支持溝58は、2つの面によってフェルール10cを支持することができる。光ファイバ導入溝56とフェルール支持溝58との間には、所定の軸1と交差する方向に伸びる分離溝60が設けられている。

【0078】図13(b)のように、フェルール10cおよび光ファイバ18は、それぞれ光ファイバ支持溝54およびフェルール支持溝に配置される。また、光ファイバ18の一端は、(例えば、図5(b)の38aに対応する)突き当て溝に突き当てられる。これによって、光ファイバ18は、光ファイバ搭載基板21に対して位置決めされる。位置決め後に、光ファイバ16は光ファイバ搭載基板21と覆い部材24との間に固定される。

【0079】図14(a)を参照すると、受信アセンブリ11および信号処理アセンブリ16はリードフレーム52に搭載されている。リードフレーム52は、アイランド52a、内部リード52d、外部リード52e、並びに内部リード52dおよび外部リード52eを支持する外枠52fを備える。受信アセンブリ11および信号処理アセンブリ16は、アイランド52a上に搭載され、フェルール10cは所定の軸1方向に向いている。

【0080】図14(b)を参照すると、受信アセンブリ

11および信号処理アセンブリ16並びにリードフレーム52は樹脂で封止され、樹脂体50より受信アセンブリ11および信号処理アセンブリ16が保護される。これによって、光受信モジュール6が完成した。

【0081】好適な実施の形態において本発明の原理を図示し説明してきたが、本発明は、そのような原理から逸脱することなく配置および詳細において変更されることができることは、当業者によって認識される。以上、説明した光受信モジュールでは、レンズホルダおよび凹面鏡といった部品を含まないので、光受信モジュールの小型化が実装面積および高さの点で可能になる。このため、例えば、光受信モジュールの高さが4.1mmまで縮小された。また、光ファイバ搭載部材とは別の搭載部材上に半導体信号処理素子を配置するようにした。このため、電気的特性を変更するために半導体信号処理素子を変更する場合にも、搭載部材を変更するだけであり他の部品の変更は不要である。

【0082】

【発明の効果】以上詳細に説明したように、本発明に係わる光受信モジュールでは、光ファイバおよび半導体受光素子が光ファイバ搭載基板に対して位置決めされているので、両者の位置合わせ精度が確保される。このため、光ファイバの調芯が不要になり、また、光ファイバからの光は、光ファイバ搭載基板に設けられた反射面に反射された後に、半導体受光素子のモノリシックレンズを介して半導体受光素子の光検出部に到達する。加えて、半導体信号処理素子が、光ファイバ搭載基板に隣接している搭載部材上に配置されているので、半導体受光素子と半導体信号処理素子との電気的な接続長を短縮できる。

【0083】したがって、データ伝送レートを劣化させることなくプラトー領域を確保することが可能な光受信モジュールが提供される。

【図面の簡単な説明】

【図1】図1(a)は、第1の実施の形態に係わるビグテール型光受信モジュールの平面図である。図1(b)は、第1の実施の形態に係わるビグテール型光受信モジュールのI-I線における断面図である。

【図2】図2は、第1の実施の形態に係わるビグテール型光受信モジュールの主要部を示す斜視図である。

【図3】図3は、第1の実施の形態のビグテール型光受信モジュールの等価回路図である。

【図4】図4(a)～図4(c)は、本発明に従う実施の形態の光受信モジュールに適用可能な半導体受光素子の構造の模式図である。

【図5】図5(a)は、光ファイバ搭載基板の平面図である。図5(b)は、光ファイバ搭載基板の側面図である。図5(c)は、図5(a)のII-II線における光ファイバ搭載基板の平面図である。

【図6】図6は、光ファイバおよび半導体受光素子を光ファイバ搭載基板上に搭載した際の模式図である。

【図7】図7(a)～図7(d)は、位置合わせ誤差に対する結合効率の変動に関する実験結果を示す図面である。

【図8】図8は、位置合わせ誤差に対する結合効率の変動の実験結果を示す図面である。

【図9】図9(a)から図9(d)は、光受信モジュールの組立工程を示す図面である。

【図10】図10(a)は、第2の実施の形態に係わる光受信モジュールの平面図である。図10(b)は、第2の実施の形態に係わる光受信モジュールのIII-III線における断面図である。

【図11】図11は、第2の実施の形態の光受信モジュールの主要部を示す斜視図である。

【図12】図12(a)は、第3の実施の形態に係わる光受信モジュールの斜視図である。図12(b)は、第3の実施の形態に係わる光受信モジュールの一部破断図である。

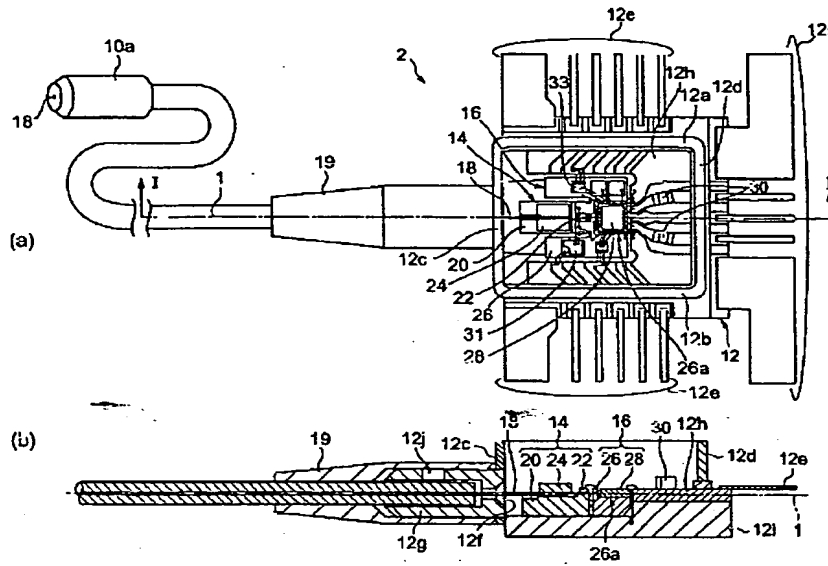
【図13】図13(a)及び図13(b)は、光受信モジュールの製造工程を示す図面である。

【図14】図14(a)及び図14(b)は、光受信モジュールの製造工程を示す図面である。

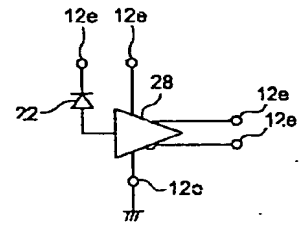
【符号の説明】

2、4、6…光受信モジュール、10a、10b、10c…光結合デバイス、12…パッケージ、14…受光素子アセンブリ、16…信号処理素子アセンブリ、18…光ファイバ、20…光ファイバ搭載基板、20a、20b、20c…第1～第3の領域、22…半導体受光素子、24…覆い部材、26…搭載部材、28…半導体信号処理素子、32…光ファイバ支持溝、32a、32b…光ファイバ支持面、34…光ファイバ導入溝、34a、34b…構成面、36…テーパー領域、36a、36b…テーパー面、38…位置決め溝、38a…突き当て面、40…反射面、42…光導入路、44…位置決めマーカー、46…電極、48…溝

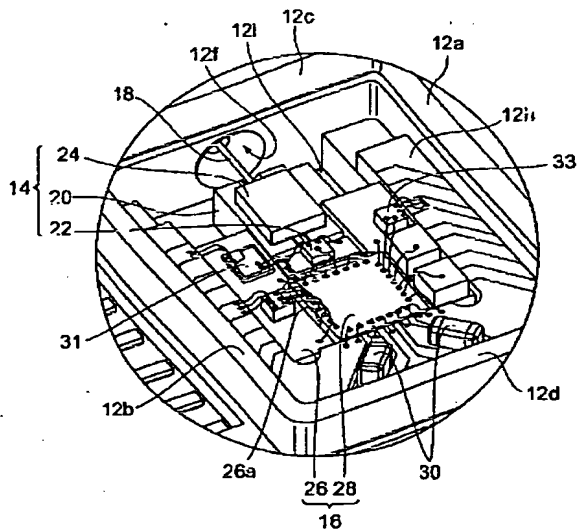
【図1】



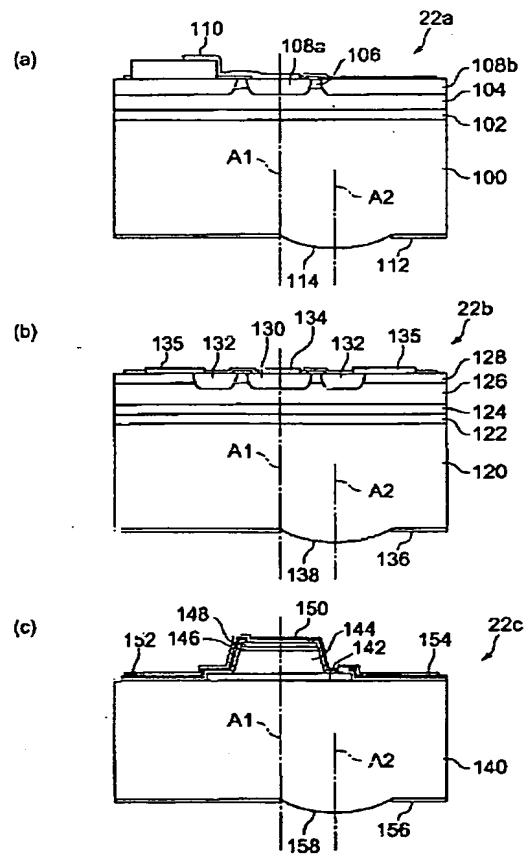
【図3】



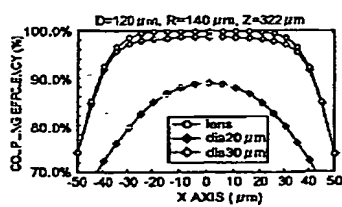
【図2】



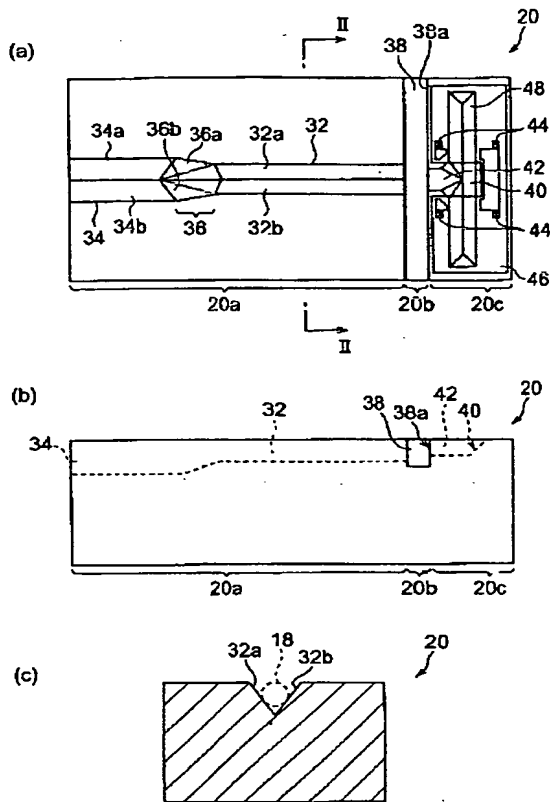
【図4】



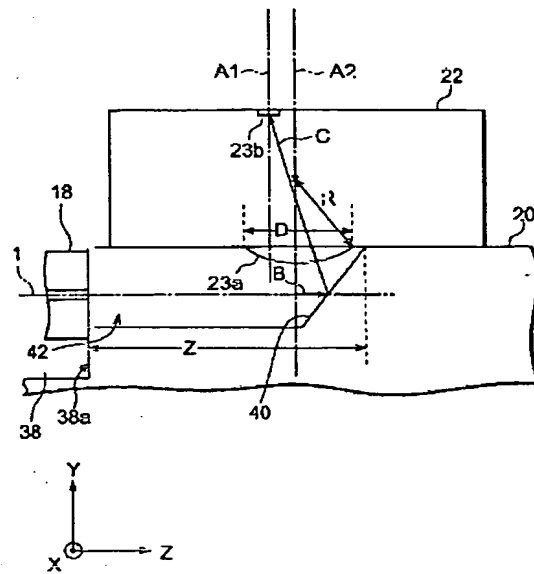
【図8】



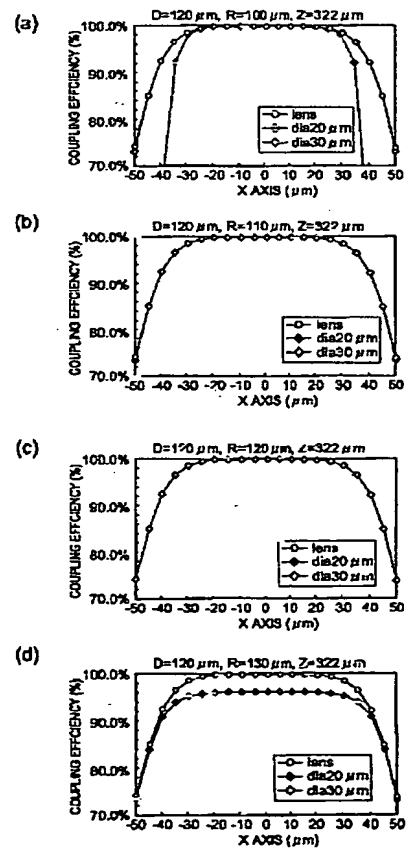
【図5】



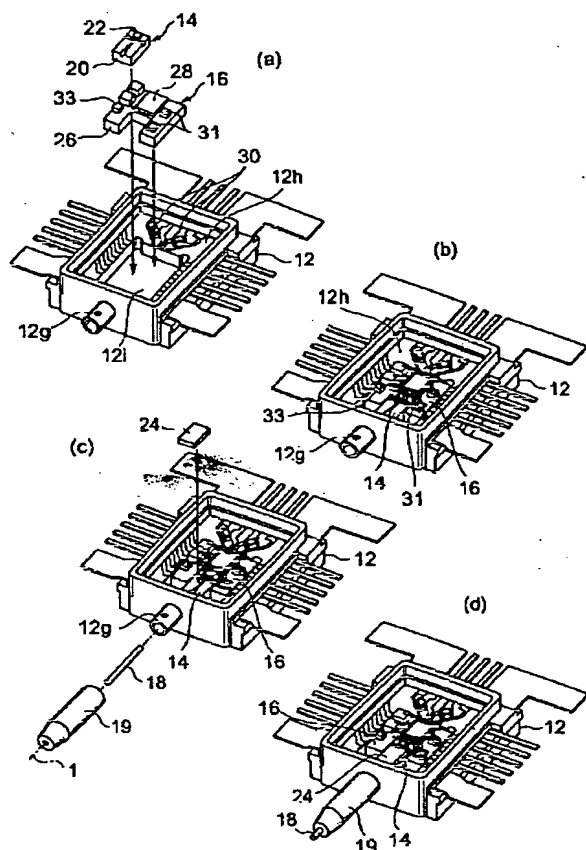
【図6】



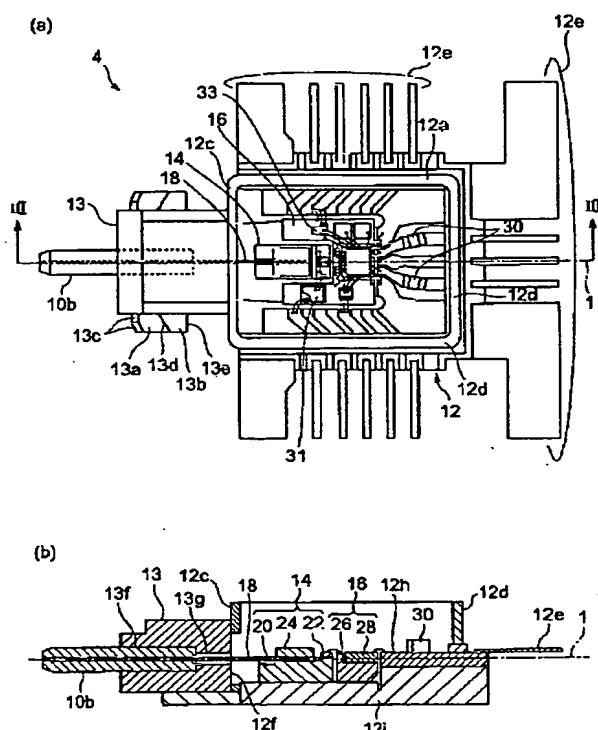
【図7】



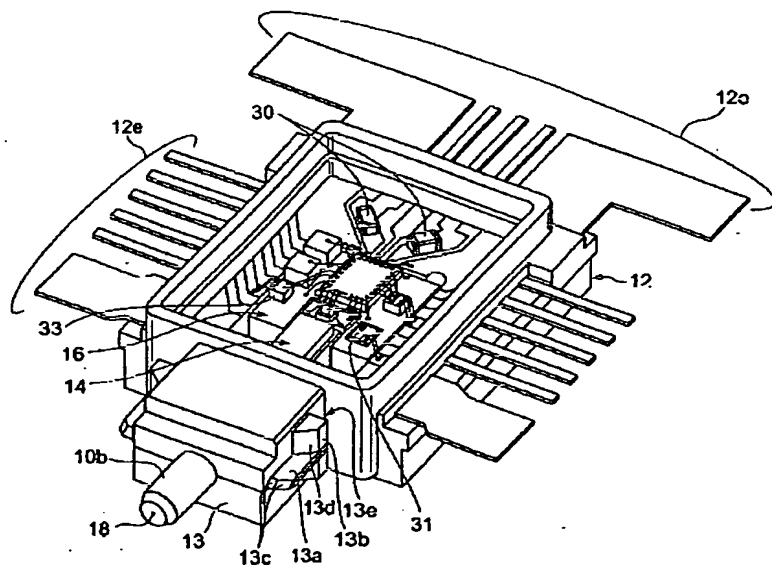
【図9】



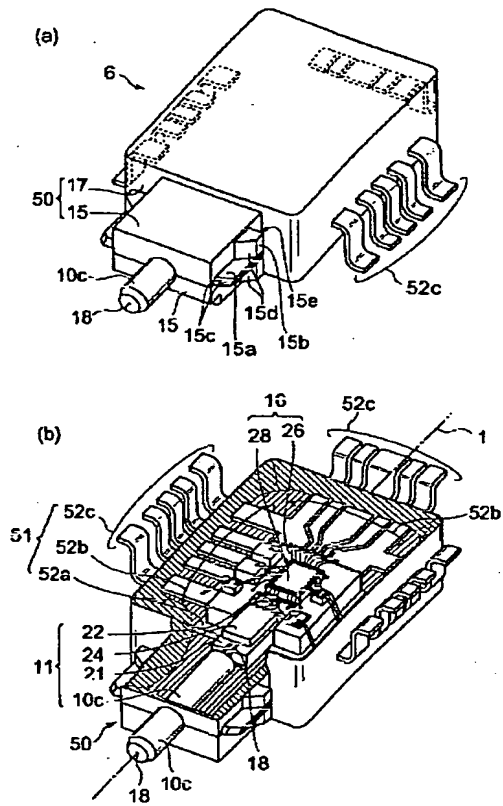
【図10】



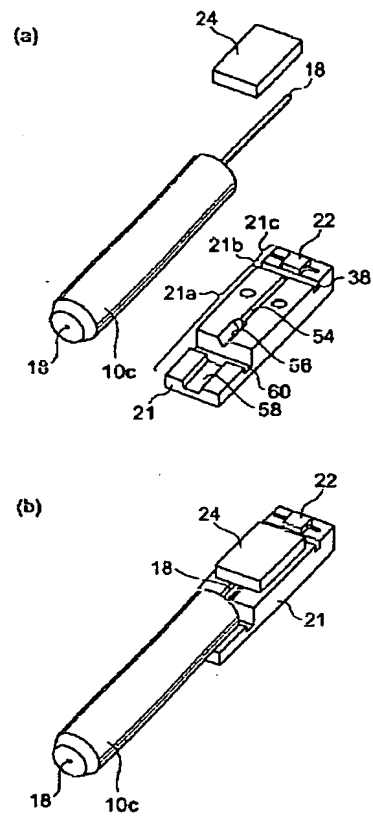
【図11】



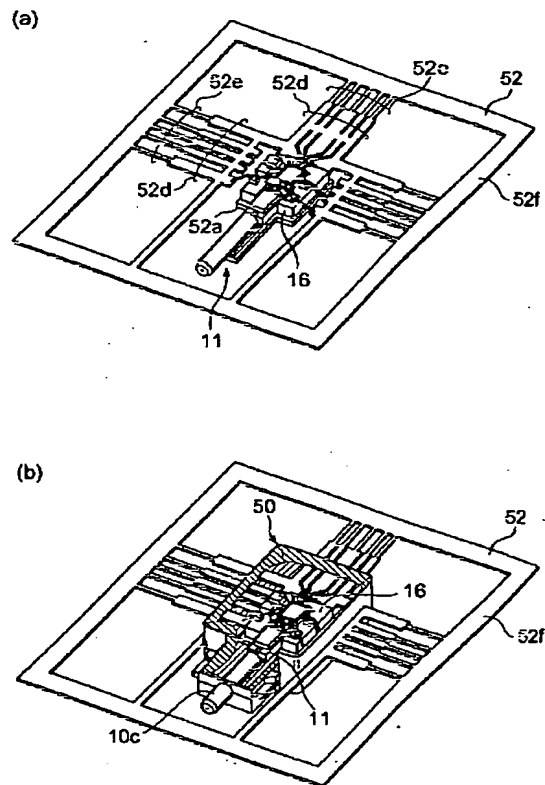
【図12】



【図13】



【図14】



フロントページの続き

Fターム(参考) 2H037 AA01 BA12 CA38 DA12 DA13
DA36 DA38
5F088 AA01 BB10 JA02 JA05 JA10
JA14 KA01 KA10

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.